

訊號完整性基礎

入門手冊

目錄

訊號完整性描述.....	3
數位技術和資訊時代.....	3
逐漸增長的頻寬為數位系統設計帶來的挑戰	3 - 4
訊號完整性概念回顧.....	4 - 8
數位訊號時序產生的問題.....	4
隔離類比故障.....	6
眼狀圖：快速鑒定訊號完整性問題的捷徑	8
訊號完整性量測需求.....	9 - 25
使用邏輯分析儀發現邏輯訊號故障	9
邏輯分析儀探棒方案.....	10
使用示波器揭秘類比訊號故障	12
示波器探測解決方案.....	16
使用即時頻譜分析儀進行頻域分析	17
利用整合量測工具識別訊號完整性問題.....	18
簡化複雜的抖動量測.....	20
使用時域反射儀進行關鍵的阻抗量測.....	21
訊號產生器構建完整的測試系統.....	23
小結.....	26

訊號完整性描述

根據定義，「完整性」是指「完整和無減損」。同樣，一個具有良好的完整性的數位訊號有乾淨、快速的上升邊緣；穩定和有效的邏輯位準；準確的時間位置和沒有任何的暫態。

對於系統開發者而言，不斷發展的技術，使得系統開發、生產和維護完整、無減損訊號的數位系統越來越困難。

本文的目的是提供引一些有關在數位系統訊號完整性相關的見解，並說明其原因、特點、影響和解決方案。

數位技術和資訊時代

二十多年前出現的個人電腦和行動電話技術，已經從技術創新逐漸演變為生活必需品。這些產品的發展趨勢保持不變：要求更多的功能和服務，需要更多的頻寬。第一代個人電腦，使用者會為建立一個簡單的電子表格而感到振奮。但到了現在，他們的需求詳細的圖形、高品質的音訊，以及快速的串流視訊。此外，行動電話也不再僅僅只是滿足人們的交談需求。

我們周圍的世界現在越來越多的依賴於資訊快速、可靠的傳遞。術語「資訊時代」是用來形容這個新的相互交織、相互依存，以資料為基礎的時代。

半導體技術上持續的突破，已經在PC匯流排架構、網路基礎設施、數位無線通訊得到廣泛的應用。在個人電腦，特別是在伺服器處理器的速度已經升級到GHz的範圍內，同時記憶體傳輸量和內部匯流排速度也隨之上升。

高速的資料傳輸技術支援更為強大的電腦應用，如3D遊戲和電腦輔助設計程式。先進的三維圖像需要大量的資料在CPU、記憶體、顯示卡中進行傳輸。

電腦技術只是頻寬資訊時代的一個部分。數位通訊設備設計工程師（尤其是全力發展固網和行動網路的基礎設施）正逐步採用40 Gb/s資料傳輸技術。與此同時，在數位高畫質視訊技術領域，正在設計下一代傳輸高畫質、互動視訊的設備。

眾多技術不斷驅使資料傳輸率進步。新興的串列匯流排正在打破平行匯流排構架的瓶頸。在一些情況下，故意增加系統時脈抖動以減少意外輻射。更小、更密集的電路板，採用球柵陣列封裝和埋孔設計，這些都已成為IC晶片供應商尋求最大限度地提高密度並儘量減少路徑長度新的方式。

逐漸增長的頻寬為數位系統設計帶來的挑戰

今天的數位頻寬的「競賽」需要有創新思維。現在的匯流排週期比20年前要快一千多倍。曾經在毫秒時間內發生的資料互動，現在要以奈秒來衡量。為了達成如此的改進，訊號邊緣的速度比以往任何時候要快100倍以上。

然而，電路板的技術由於某些物理現實的限制，未能跟上訊號頻寬的發展。晶片的傳輸時間大致沒有發生變化。雖然幾何尺寸縮小，電路板仍需要足夠的空間容納IC裝置、接頭、被動式元件，當然，還有匯流排本身。空間意味著距離，而距離即意味著延遲—這就是高速訊號最重要的挑戰之一。

重要的是要記住，邊緣的速度或上升時間，數位訊號可以攜帶比自身重複頻率更高頻的能量。實際上，這些較高的高頻能量成分，用來構造理想的快速轉換的數位訊號。今天的高速串列匯流排，大量的能量往往會集中在時脈速率的第5次諧波。

因此，6英寸長的電路板佈線，在傳輸上升時間小於4或6奈秒的訊號時，會變成一段傳輸線。電路板的佈線不再是簡單的導體。在較低的頻率，佈線主要呈現出電阻特性。隨著頻率增加，佈線開始更像一個電容。在最高頻率，佈線的電感發揮更大的作用。

訊號完整性問題會在高頻時凸顯出來。傳輸線阻抗的影響是至關重要的。沿著佈線的阻抗不連續會增加訊號的反射，減慢訊號的邊緣，增加串音。當電路板的地平面和電源層呈現電感時，原有的電源去耦功效將大打折扣。

越來越快的邊緣所產生的訊號的波長越來越短，當波長和佈線長度可比時，會造成意想不到的輻射電磁干擾(EMI)。這些輻射能量的可能會導致串音和數位裝置EMC(電磁相容)測試的失敗。

更快的速度一般也意味著更大的電流消耗，因此極為容易引起地彈效應，尤其是在多個訊號同時出現暫態時。此外，較高的電流會產生更多的電磁輻射能量，必然引起串音的發生。

隨著資料傳輸率提高到千兆範圍以後，數位設計師面對所有的挫折都來自於高頻設計。理想數位脈衝的時間和振幅應該保持一致，沒有偏差和抖動，並快速乾淨的暫態。隨著系統速度增加，越來越難以維持理想的訊號特性，因此我們需要認真考慮的訊號完整性問題。

訊號完整性概念回顧

頻率在千兆赫範圍內，大量方面會影響訊號的完整性：

訊號路徑的設計、阻抗和負載，佈線阻抗的影響，甚至電源的分配。

設計工程師的任務是從一開始即盡可能地減少這些問題，一旦出現便及時糾正。

爲了做到這一點，必須進行訊號減損來源的調查：數位問題和類比問題。

數位訊號時序產生的問題

從事新技術應用的工程師在設計數位系統時，可能會遇到在數位形式上表現出的訊號完整性問題。二進位訊號在匯流排上或設備的輸出產生不正確的值。這些錯誤可能會出現在訊號的波形上(例如用邏輯分析儀進行定時測量)，也可能會出現在狀態或協定層。只需要錯誤的位元就可以整個系統崩潰。

數位訊號偏差來自於許多根源；尤其是時間相關的問題：

- **匯流排衝突**—當兩個驅動器裝置嘗試同一時間使用相同的匯流排時會發生匯流排衝突。通常，驅動器應該保持高阻抗狀態，不妨礙其他驅動器同時傳送資料。若高阻抗不及時改變，兩驅動器則相互衝突。無論是哪個驅動器，都會迫使匯流排的振幅達不到閾值電壓。這將導致應該是「1」的邏輯位準卻變成「0」。對於高速匯流排，來源端和接收端的匯流排衝突會由於飛行時間會變得更加複雜。

每一個設計的細節都很重要

頻率在百兆量級以上的時脈訊號，下列設計細節對減少訊號完整性問題非常的重要：

- 時脈分佈
- 訊號路徑設計
- 殘樁問題
- 雜訊容限
- 阻抗匹配和負載
- 傳輸線效應
- 訊號路徑回流電流
- 終端
- 去耦
- 電源分佈

- 設定/保持時間 (Setup/ hold Time) 違規—越來越快的數位系統會使得設定/保持時間違規的問題越來越明顯。一個時脈鎖存的裝置，如D觸發器，要求資料在時脈邊緣到來前保持穩定位準。這就是所謂的「建立」時間。同樣，輸入資料必須在時脈邊緣到來後繼續有效。這就是所謂的「保持」時間。違反建立或保持時間的要求，可能會導致不可預測故障的輸出，或可能會導致輸出資料根本沒有翻轉。建立和保持時間的要求會隨著裝置速度增加而減少，使時序關係更加難以處理。

- 次穩態—次穩態是一個不確定或不穩定資料狀態，例如違反設定/保持時間訊號輸入，輸出訊號可能是延遲出現或出現一個完全錯誤的位準，如欠幅脈衝、突波或錯誤的邏輯位準。
- 無效輸入—無效輸入是指對於多輸入端邏輯裝置的訊號輸入，出現沒有預定義的邏輯組合。原因可能是由於輸入訊號之間各種各樣的問題或延遲所造成。
- 碼間干擾 (ISI)—碼間干擾是指符號干擾一些列緊隨其後的符號，造成訊號的失真。這是由於佈線的高頻率損耗和反射所導致的雜訊和抖動引起。

邏輯分析儀是強大的量測工具，可協助使用者擷取和分析數位訊號。今天進階的邏輯分析儀可同時擷取上千個測試點的訊號，然後顯示訊號的數位脈衝和訊號間的時間關係。

像這種常規類型的邏輯分析儀，在波形上無法區分振幅的錯誤或者突波，儘管含有不正確的資料，但都有可能視為有效的邏輯位準。您可使用資料清單顯示來發現異常的資料。例如用十六進位數表示所擷取訊號的內容，但資料清單顯示也不能解釋錯誤的根本原因。若沒有進一步的措施探測到訊號行為，單純靠邏輯分析儀是很難找到邏輯錯誤的原因。

隔離類比故障

若您可以深入探測訊號的類比行為，看到數位訊號的類比缺陷，則許多數位訊號的問題會變得容易得多。雖然某個問題可能只是出現了一個錯誤的數位脈衝，但往往問題會歸結於訊號類比特性。數位訊號的類比特性異常可導致邏輯故障，例如訊號振幅過低，或緩慢的上升時間，會變成不正確的邏輯狀態。同時觀測一個數位訊號脈衝和其類比特性，往往是追蹤、解決問題的第一步。

由於示波器可以模擬訊號的特性，常用來尋找訊號完整性問題的根本原因。示波器可以顯示波形的細節，邊緣和雜訊，並且也可以用來偵測並顯示瞬變的故障。示波器具有強大的觸發和分析功能，可以幫助工程師追蹤類比特性的異常、解決電路故障的問題。

產生類比故障的原因：

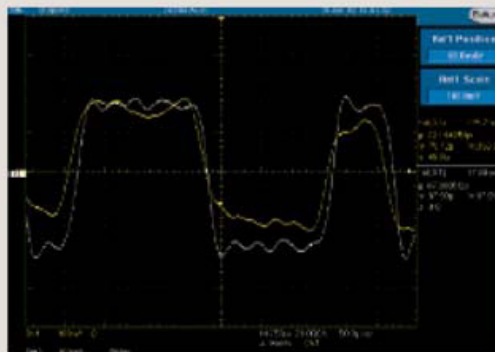


圖1：振幅問題

振幅問題－振幅問題包括振鈴、下降、欠幅脈衝等。

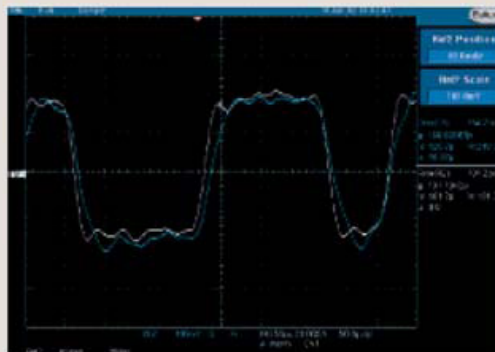


圖2：上升邊緣偏差

上升邊緣偏差－由於電路板佈局問題，或者不正確的終端，甚至由於半導體裝置的問題所引起。邊緣偏差主要包括預過激量、正過激量、振鈴、振盪或上升邊緣減慢。

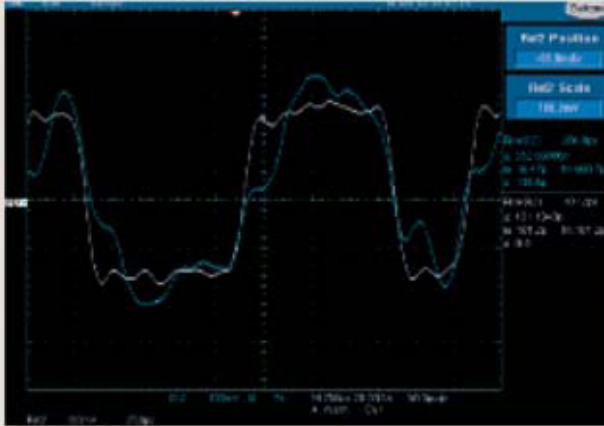


圖3：反射

反射—主要由於終端和電路板佈局問題，訊號在走線阻抗失配的地方會被反彈回來源端並造成振幅上的變化。

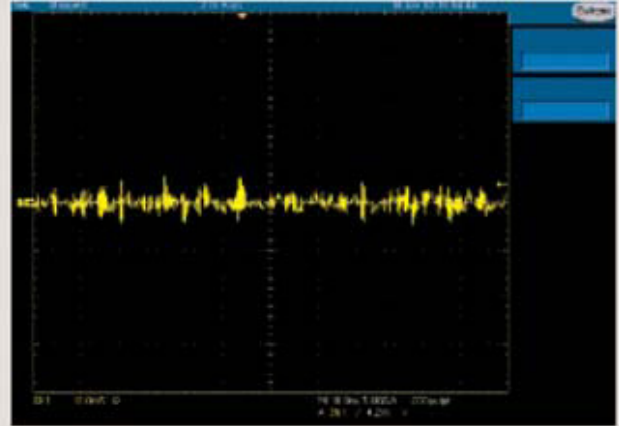


圖5：接地雜訊

接地雜訊—由於晶片吸收過量的電流，或者電源層和參考層阻抗過大，引起參考層的電壓波動。

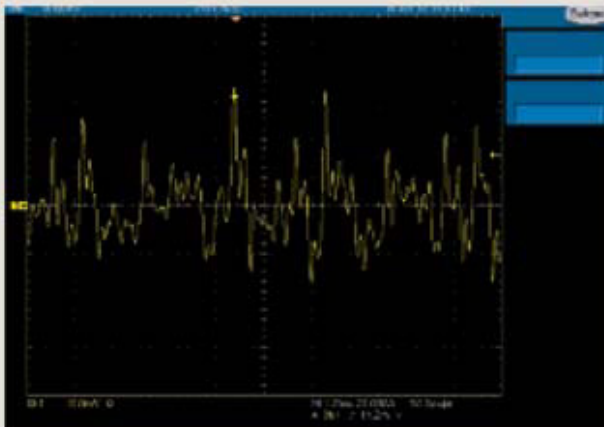


圖4：串音

串音—在相鄰的走線間，由於互感或者互容的存在，將一條訊號線上的能量耦合到其他走線所造成的干擾。越快的上升邊緣含有越高的電流，產生越強烈的輻射，隨即產生串音。

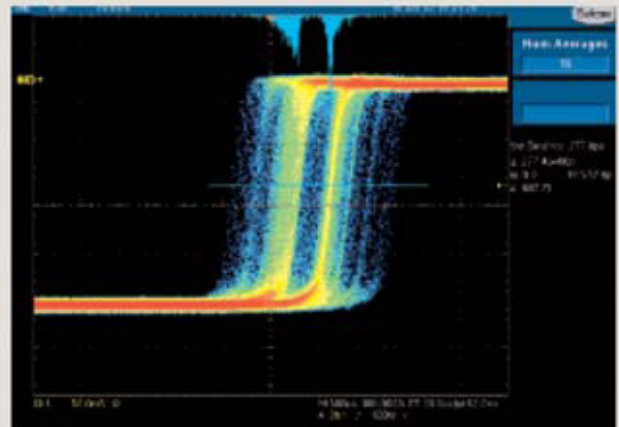


圖6：抖動

抖動—定義為訊號邊緣與理想邊緣的時間差。產生抖動的主要原因有：雜訊、串音和時間不穩定性。抖動會影響數位系統的定時準確度以及同步性。

眼狀圖：快速鑒定訊號完整性問題的捷徑

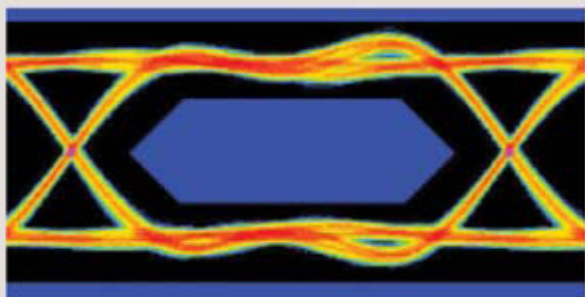


圖7：眼狀圖範例

眼狀圖是用以觀察時脈驅動匯流排上訊號完整性的一種方法。現在的許多匯流排都需要進行一致性測試，特別是串列匯流排類型，但任何一條訊號線都可以進行眼狀圖觀測。

如圖（見圖7）所示，眼狀圖是由多個連續的UI重疊起來所構成。眼狀圖顯示了串列訊號和用軟體或者硬體方法恢復出的時脈的相對關係。眼狀圖可以在單一視

窗中顯示出所有的邊緣，看上去的結果類似於眼睛。

理想的情況是，每一個新的曲線和之前的曲線完全重合起來。但在現實中，訊號完整因素會慢慢積累，造成曲線變得「模糊」。抖動會造成橫向「模糊」，雜訊導致垂直方向上曲線的「模糊」。

因為眼狀圖可以在一個視圖中顯示訊號所有可能的邏輯變化，所以可提供對訊號的快速評估。眼狀圖可以揭示很多類比問題，比如緩慢上升時間，符號間干擾和衰減損耗。一些工程師習慣於首先檢查眼狀圖，然後追蹤、定位異常訊號。

許多先進的數位示波器提供複雜的時脈恢復、觸發和搜尋功能，以及豐富的量測功能。眼狀圖量測已經作為標準測試專案，納入這些新的量測軟體和硬體工具中。

訊號完整性量測需求

直接觀察和量測訊號是唯一發現訊號完整性有關問題根源的方法。使用正確量測工具將簡化測試任務。在電子工程實驗室能夠發現組成訊號完整性量測系統的主要儀器：邏輯分析儀和示波器，甚至還有頻譜分析儀。再加之與儀器配套使用的探棒和應用軟體，例如抖動分析軟體等。訊號源可提供失真訊號用於壓力測試和評價新的設備和系統；還可以生成缺少系統的投入，也可以複製感測器訊號測試過程中的設備。時域反射儀 (TDR) 測試和解決訊號路徑阻抗問題，如阻抗不匹配等。

使用邏輯分析儀發現邏輯訊號故障

如前所述，邏輯分析儀是數位疑難排解首選工具，尤其是對於複雜的系統的匯流排。邏輯分析儀能夠進行多通道訊號擷取，然後連貫的顯示邏輯資訊，以查明問題。

邏輯分析儀偵測訊號通過參考位準的狀態，圖8顯示了一個典型的邏輯分析儀定時資料擷取。在邏輯分析儀中顯示的數位波形明確和穩定，可以很容易地進行資料比較，以確定該裝置是否工作正確。這些波形通常作為尋求訊號完整性問題的起點。

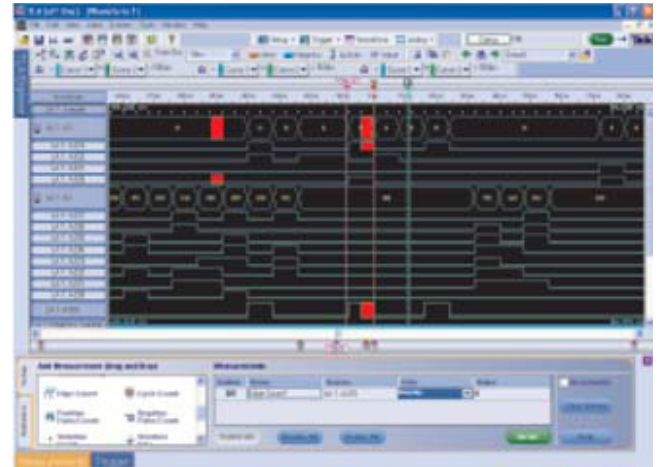


圖8：使用邏輯分析儀進行時序分析

邏輯分析儀提供了兩種不同的資料方式：「狀態分析」和「定時分析」。狀態 (或同步) 所擷取的是待測系統的狀態訊號，根據待測系統時脈來完成訊號的取樣。來自DUT的訊號會規定何時擷取資料、多久擷取一次資料。為擷取輸入時脈的訊號可以是設備時脈，可以是匯流排上的控制訊號，也可以是導致DUT改變狀態的訊號。資料在活動邊緣上取樣，表示邏輯訊號穩定時的DUT情況。

定時 (或非同步) 擷取訊號時序資訊並創建時序圖。在這種模式下，使用的是邏輯分析儀內部時脈來進行資料取樣。在待測系統和邏輯分析儀擷取的資料之間沒有固定的時間關係。在定時模式下，常常需要邏輯分析儀高準確度、長時間連續的記錄資料。

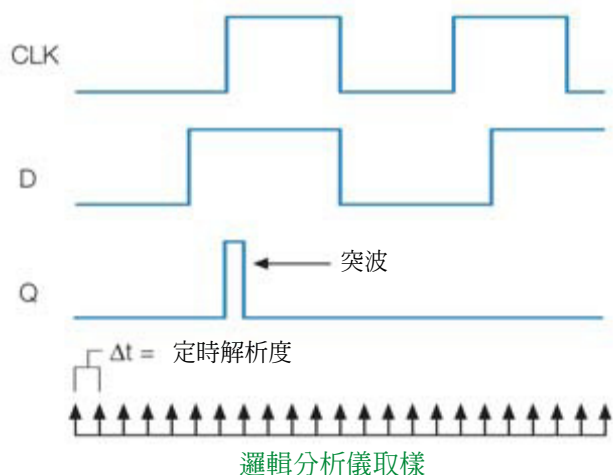


圖9：邏輯分析儀的定時解析度決定了偵測和顯示訊號異常的能力

定時解析度

時序圖有助於的偵測間歇性的時序故障，如突波，因為不穩定的脈衝振幅和寬度使得他們很難偵測和擷取。邏輯分析儀的時間解析度將決定其能夠偵測並顯示故障的能力，如圖9所示。越高的時間解析度，越可能發現故障事件，從而才能進一步對問題進行分析。

記憶體深度

記憶體深度將影響邏輯分析儀對偶發故障偵測的能力。記憶體深度和時間解析度一樣，決定了訊號有多長「時間」和多少「細節」可以在一次擷取中呈現出來。假設取樣率保持不變，記憶體深度越大，則擷取時間也就越長。同樣，加深記憶體允許更高的取樣速率，使訊號更多的細節被擷取到，擷取更多的樣本以分析故障的成因。

觸發靈活性

觸發靈活性是快速、高效的偵測未知問題的關鍵。邏輯分析儀用來觸發特定的訊號的條件，當滿足條件時，邏輯分析儀將擷取資料並顯示結果。當邏輯分析儀觸發到故障時，說明故障確實發生了。今天大多數的邏輯分析儀都包括用以偵測訊號完整性問題的觸發器事件，像突波觸發、設定/保持時間 (Setup/ hold Time) 違規觸發等。邏輯分析儀的獨特之處在於，這些觸發條件一次可以同時應用於數以百計擷取通道。

正因為能夠同時分析數百至數千個數位訊號，邏輯分析儀是一個功能強大的發現裝置故障的工具。對於快速高效的除錯，選擇邏輯分析儀解決方案時，需要重點評估儀器的可用性功能，如觸發，以及其他主要的效能，如取樣速率，通道數等。

邏輯分析儀探棒方案

在高速數位訊號擷取中，邏輯分析儀的探測方法扮演著重要的角色。關鍵是要提供最高保真度的探棒探測訊號方案。大多數邏輯分析儀探棒都能實現這一基本要求，但有些方案提出的探測的概念甚至更進一步。

一些邏輯分析儀在做狀態分析和邏輯分析時，需要不同的探棒連接方式。這就是所謂的「雙探測」，這種技術，影響了訊號本身，也影響了實際量測結果。例如，在同一個探測點連接兩個探棒對造成令人無法接受的負載。

分別將兩個探棒連接在裸露的測試點，增加了損害探棒以及錯誤連接的風險。而且，至少需要花兩倍的時間去連接兩個探棒。

一些邏輯分析儀能夠同時進行狀態和定時分析，這種方式加速了訊號完整新分析和疑難排解的速度，同時將探棒對待測系統的負載減至最小。

最近邏輯分析儀探測技術又提高到一個新水準。最新一代的探棒可以同時探測數位訊號和類比訊號。探棒的任何引腳皆可用於數位和類比訊號擷取。類比訊號可透過邏輯分析儀的外接示波器進行擷取分析，若數位訊號故障被觸發，與此同時，在示波器上會看到該故障的類比特性。

在高效能數位系統中，量測訊號最實際的方法是預留專門的測試點。一些專用的測試點都配有引腳，如排插等，以簡化其與夾式探棒和飛線的連結。即使這些測試點沒有連接到邏輯分析儀，也會影響到待測系統自身的訊號品質。

邏輯分析儀的探棒也可以安裝到待測系統的專用連接器上。匹配阻抗的連接器，如MICTOR，是一種精巧、高密度連接器，可以直接連接到邏輯分析儀的探棒上。板裝連接器增加了系統額外的成本，也會對高速訊號造成一定的減損，但確實提供了快速、準確的探測形式。

高密度 (HD) 的壓縮邏輯分析儀探棒和D-Max™探測技術已經出現，以提供一個替代常規MICTOR探棒連接器的方案。這些探棒不需要在待測系統上安裝連接器，而僅僅需要電路板上的焊盤即可。

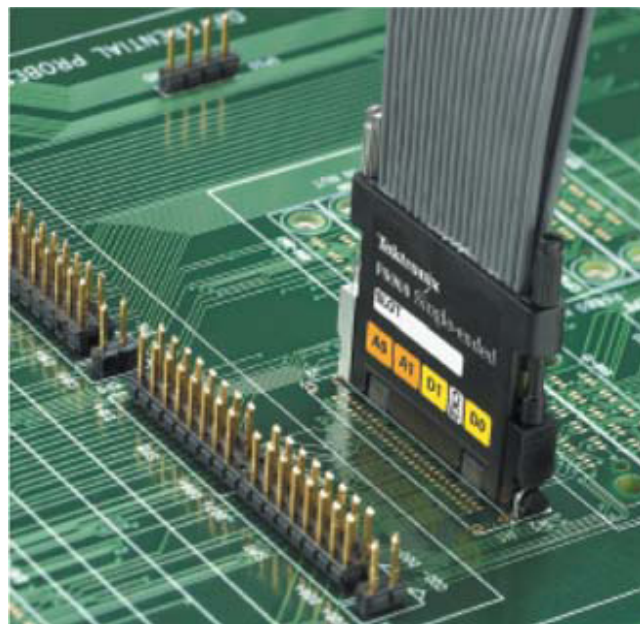


圖10：D-Max無接頭邏輯分析儀探棒

圖10顯示一個安裝在電路板上的D-Max™無接頭探棒。無接頭探棒引入非常低的電容負載 (僅0.5pF)，還提供了完整單端和差分量測方案，而且並不需要損失通道數。

D-Max™無接頭邏輯分析儀探棒比MICTOR有更小的負載，但焊盤仍然必須事先設計到電路板佈局中。探測點的位置不同可能會造成匯流排上訊號測試上的差異。考慮到這一點，最好的探測地方是在靠近接收端晶片的引腳處，這樣可以更好的擷取被晶片正真使用到的訊號。由於D-Max™無接頭探棒的尺寸小巧，可以更加靈活的選取探測的位置。

使用示波器揭秘類比訊號故障

另一個解決的訊號完整性量測的工具是數位示波器。數位邏輯層面的問題一旦被邏輯分析儀擷取，就可以使用示波器來隔離其類比訊號。示波器可以顯示波形的細節，例如邊緣和雜訊，還可以偵測並顯示瞬態訊號，並精確量測時間，例如建立和保持時間等。由於數位的錯誤往往是和類比訊號完整性問題相關的，因此呈現出示波器在定位數位故障的價值。

數位示波器有不同的種類，如數位儲存示波器 (DSO)，數位螢光示波器 (DPO) 和取樣示波器。對於擷取的低重複頻率訊號、快速邊緣或窄脈衝訊號，數位示波器是理想的設備。數位示波器還擅長擷取單次事件和瞬變，是量測高速、多通道設計應用最好的辦法。

對於數位訊號疑難排解、發現間歇性訊號以及眼狀圖和模板測試，數位螢光示波器 (DPO) 提供了更好的量測平台。DPO非凡的波形擷取率可以快速的積累波形，超過了其他任何的示波器。DPO還提供訊號發生的頻度資訊，以豐富的顏色將波形顯示出來。圖11展示了DPO波形灰度顯示功能。

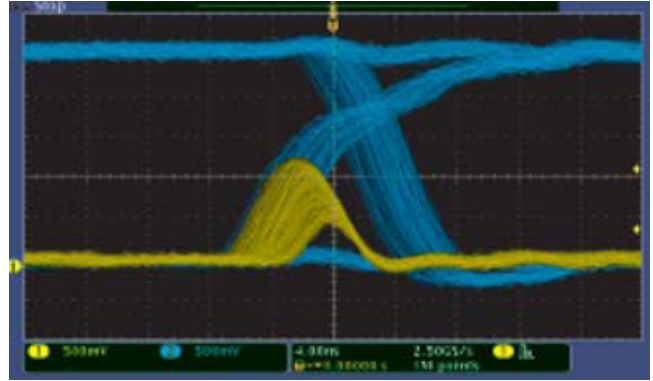


圖11. 數位螢光示波器的灰度顯示功能提供了對偶發故障訊號更好的觀測能力。

若即時示波器頻寬還不能夠滿足測試需求，便需要考慮數位取樣示波器了，取樣示波器有更寬的頻寬，更好的量測準確度。取樣示波器能夠準確地擷取重複訊號 (週期訊號)，即使訊號的頻率遠遠高於示波器的取樣率，因為其採用了順序等效時間取樣的方式，可以實現頻寬高達100G Hz。

當選擇示波器時，有幾個影響訊號測試的關鍵效能指標需要考慮，包括頻寬、上升時間、取樣速率、波形擷取速率、記錄長度以及觸發的靈活性。

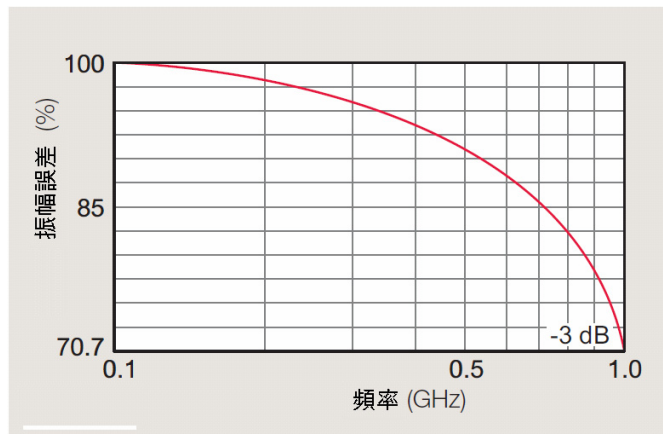


圖12：頻寬為1GHz 的示波器的頻響曲線

頻寬

當對數位系統的疑難排解或快速邊緣訊號測試時，示波器頻寬是至關重要。訊號的邊緣含有比訊號本身重複頻率高得多高頻能量。示波器必須有足夠的頻寬，以擷取較高的高頻成分，精確地顯示訊號暫態。

所有的示波器都是低通的頻響模型，在高頻段慢慢開始衰減。按照慣例，示波器頻寬是指輸入正弦波訊號的振幅被衰減為70.7% 時所對應的頻率，即被稱為「-3dB點」。這意味著，若對頻率和示波器頻寬相等的正弦波進行振幅量測，其振幅誤差達到-3dB，或近30%。

圖12顯示了1 GHz頻寬的示波器頻率回應曲線，包括特性衰減和 -3dB 點。

沒有足夠的頻寬，示波器將無法能夠解決高頻訊號的測試。振幅將被扭曲，邊緣將被減慢，所有細節都將會丟失。沒有足夠的頻寬，所有數位示波器的功能將毫無意義。

為了確定示波器所需要的頻寬，需要用「5次諧波」原則來評估待測訊號的頻寬：

$$\text{示波器頻寬} \geq \text{訊號最高頻率} \times 5$$

使用「5次諧波」原則選擇的示波器，最多會有不到+/- 2%的量測誤差。一般情況下，較高的頻寬對更精確的重現訊號更加有利。

對於嚴格的高速串列匯流排一致性測試，「5次諧波」原則可以應用於各種資料傳輸速率的匯流排。若僅限於設計除錯，通常選擇比訊號最高頻率高3倍的頻寬的示波器，即「3次諧波」的儀器即可。為檢定和一致性測試高速匯流排，示波器通常需要擷取五階諧波，要求頻寬比DUT時脈速率高出五倍。

序列匯流排資料速率	時脈頻率	3次諧波	5次諧波
3.0 Gbps (SATA II)	1.5 GHz	4.5 GHz	7.5 GHz
4.25 Gb/s (光纖通道)	2.125 GHz	6.375 GHz	10.625 GHz
4.8 Gb/s (FBD)	2.4 GHz	7.2 GHz	12.0 GHz
5.0 Gb/s (USB 3.0)	2.5 GHz	7.5 GHz	12.5 GHz
5.0 Gb/s (PCI-Express II)	2.5 GHz	7.5 GHz	12.5 GHz
6.0 Gb/s (SATA III)	3.0 GHz	9.0 GHz	15.0 GHz
6.25 Gb/s (2x XAUI)	3.125 GHz	9.375 GHz	15.625 GHz
8.0 Gb/s (PCI-Express III)	4.0 GHz	12.0 GHz	20.0 GHz
8.5 Gb/s (光纖通道)	4.25 GHz	12.75 GHz	21.25 GHz
10.0 Gb/s (XFI)	5.0 GHz	15.0 GHz	25.0 GHz

表1：常見串列匯流排資料速率和3次諧波和5次諧波

圖1顯示常見的串列匯流排資料傳輸速率和示波器擷取3次和5次諧波所需的頻寬。說明了當今的高速匯流排需要高頻寬的示波器進行測試。

上升時間

在數位世界中，上升時間的量測是非常重要的。對於階躍訊號和脈衝訊號而言，上升時間比頻寬更適合作為選擇示波器的關鍵因素。由於半導體設備技術的進步導致邏輯裝置更快的上升時間，需要知道，及時很多數位系統的時脈頻率可能很慢，但仍然有非常快的邊緣 (圖2)。

邏輯系列	典型訊號上升時間
TTL	2 ns
CMOS	1.5 ns
GTL	1 ns
LVDS	400 ps
ECL	100 ps
GaAs	40 ps

表2：各種邏輯訊號的上升時間

計算示波器上升時間評估，可以參考下列公式：

$$\text{示波器上升時間} \leq \text{最快的訊號上升時間} \times \frac{1}{5}$$

示波器上升時間的選擇類似於頻寬的選擇考慮。一般情況下，具有更快上升時間的示波器會更準確地擷取到關鍵的細節。與頻寬一樣，在處理當前高速串列匯流排極高的速度時，這種經驗法則實現起來很困難。

示波器量測得到上升時間取決於實際訊號上升時間和示波器的上升時間。示波器的上升時間越快，量測上升時間將準確。理論公式如下：

$$\text{量測的上升時間} = \sqrt{\left(\text{示波器上升時間}\right)^2 + \left(\text{訊號上升時間}\right)^2}$$

若示波器的上升時間是未知的，則可用下列公式計算上升時間：

$$\text{頻寬} = \frac{k}{\text{上升時間}}$$

K的取值範圍為0.35和0.45之間，這取決於的示波器的頻率回應和脈衝回應曲線的形狀。

大多數頻寬低於1GHz的示波器帶其衰減類似於高斯響應，k取值為0.35；更高頻寬的示波器通常有最平坦頻響模型，衰減急劇，接近磚牆篩檢程式，K值可取為0.42。

取樣速率

取樣速率 (單位是S/s，每秒鐘取樣點數) 是指示波器以多快的頻率進行數位取樣。越快的取樣速率提供了更好的分辨率和波形細節，越不容易丟失關鍵資訊或事件。

爲了避免混淆，準確地重建一個訊號，奈奎斯特定理指出，取樣速率至少比待測訊號最高頻率分量快兩倍。但是該理論假設前提是無限的記錄長度和連續的訊號。由於示波器是無法提供無限記錄長度，而且故障不連續，因此只有兩倍的過取樣頻率通常不夠。

在現實中，訊號的準確重建將取決於取樣速率和插值演算法。某些示波器提供了正弦 (sin(x)/x) 內插法以量測正弦曲線訊號，或線性內插法以量測方波、脈衝和其他的訊號類型。

示波器擷取率 > 2.5 x 待測訊號最高頻率分量 (sin(x)/x 內插法)

示波器擷取率 > 10 x 待測訊號最高頻率分量 (線性內插法)

波形擷取率

波形擷取率，表示的是每秒鐘擷取波形的次數，決定了示波器擷取、處理和分析訊號的效率。雖然取樣速率表明示波器取樣訊號波形的頻率和速度，而波形擷取率是指如何迅速地使示波器擷取整個波形。

波形擷取率高的示波器波形能夠更深入的洞察訊號的行爲。可以顯著提高的示波器擷取瞬態異常，像抖動、欠幅脈衝、突波等錯誤的概率。

記錄長度

記錄長度是指示波器單次擷取時能夠儲存資料樣點的數目。由於示波器只能儲存數量有限的樣點，因此波形擷取長度和示波器的取樣速率成反比。

$$\text{時間間隔} = \frac{\text{記錄長度}}{\text{取樣速率}}$$

今天的示波器允許使用者選擇記錄長度以最佳化訊號擷取能力。若要分析一個非常穩定的正弦波訊號，500個取樣點可能就足夠了。但是，若要分析一個複雜的資料流的時序異常，記錄長度超過上萬個點，甚至更多。長記錄深度滿足了在高取樣速率下長時間擷取訊號的需求。

觸發靈活性

示波器的觸發功能和邏輯分析儀的觸發功能一樣關鍵。像邏輯分析儀一樣，示波器的觸發能夠證明某一特定類型的事件發生。現代示波器提供了一系列類比事件的觸發：

- 邊緣位準和轉換速率
- 脈衝特性，包括突波、欠幅脈衝，甚至脈衝寬度
- 建立和保持時間的行為
- 串列資料碼型

所有這些觸發類型可以幫助工程師在偵測和定位的訊號完整性問題。在串列訊號的一致性測試中也有各種電壓、時間和邏輯以及串列訊號碼型的觸發條件的應用。

示波器是訊號完整性量測解決方案的關鍵。一旦數位故障被隔離，示波器可以提供詳細分析，找出可能的類比問題。對於品質驗證和高效率的除錯，重要的是要認真研究示波器的效能，以確保可迎接高速訊號分析的挑戰。快速、高效進行除錯的關鍵是示波器的可用效能，像靈活觸發、有效地瀏覽長記錄長度等。

示波器探測解決方案

示波器探棒是訊號完整性分析量測的關鍵因素。從本質上講，探棒必須保證系統的全部頻寬和階躍回應效能。此外，探棒必須耐用且夠小，以探測高密度的電路板。

在疑難排解訊號完整性問題時，這是通常需要有一個探棒「固定」在出現問題的測試點上，另一個探棒按照訊號路徑來定位問題的根源。

對於高速訊號的探測，電容和電感是探棒的兩個重要特性。每個探棒有電阻、電感和電容。然而電容和電感的影響會隨著頻率的增大而增大。二者的作用可以改變訊號的量測結果。

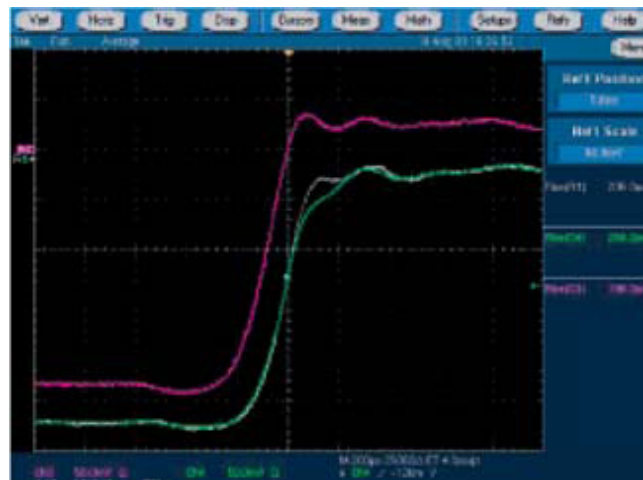


圖13：對於高速訊號測試時的探棒負載效應

圖13 顯示了探棒負載對高速訊號 (250mV, 200 ps的上升時間) 的影響。此圖還顯示了在4 GHz的示波器上載入和未載入的訊號。白色波形是原始訊號，綠色波形是增加探棒負載的訊號，可以發現訊號上升邊緣有點放慢。簡單地說，隨著電容和電感增加，探棒負載也隨之增加。同樣，地線線電感可造成訊號驗證的失真。實際上，探棒輸入阻抗和導線電感可以導致訊號完整性的問題。

新一代的超低電容的示波器探棒是訊號完整性和高速量測問題的答案。探棒前端的頻寬非常寬，很短的探針尖端有很低輸入電容，更好地保證輸入到示波器的訊號品質。

探棒的效能是至關重要的，因為這是測試環節中的第一個環，即必須保持盡可能準確的擷取和顯示的訊號。帶有短探針尖端和短地線的高頻寬、低電容探棒確保示波器頻寬效能不會被浪費。



圖 14：利用同一畫面上所顯示的時間相關數位和類比量測值，可快速找出串音錯誤。

利用整合量測工具識別訊號完整性問題

當前的數位系統邊緣和資料速率快，數位訊號底層的類比特點對系統行為的影響正越來越大，特別是系統的可靠性和可重複性。有效地除錯訊號完整性問題要求同時考察類比特點和數位特點。

如前所述，數位訊號可以產生偏差問題在類比域，例如阻抗不匹配、傳輸線和串音。同樣，訊號偏差可能是由產品的數位域的問題，如建立保持時間違規。類比訊號和數位訊號有著不可分割的關係。

混合訊號示波器 (MSO) 同時提供類比和數位量測能力，可以對簡單的數位電路進行測試。這樣實現了用一個儀器進行兩個域的同時量測。

對於更複雜的數位系統來說，需要功能強大的邏輯分析儀與示波器。

有效的故障診斷要求的在多域上，測試工具之間進行時間相關的擷取、顯示類比和數位的訊號，這是高效疑難排解的關鍵方法。如圖 14 所示。

混合訊號示波器：使用一台儀器同時查看類比和數位特性

在混合訊號示波器 (MSO) 上，可以在一個畫面上以時間相關的方式查看數位訊號和類比訊號。MSO 的數位通道以數位格式擷取和顯示訊號，類比頻道則以類比形式擷取同一訊號。能夠同時查看這兩個不同的視圖，可以簡便地查看類比突波如何引起數位定時問題。

透過使用 MSO 的數位通道和類比頻道，可以同時監測設計的多個點，設計工程師可以在系統級瞭解設計，同時進行除錯。一個訊號上的突波同時作為另一個訊號上的上升邊緣出現是否表示串音問題？在除錯數位系統時，瞭解一個事件發生的相關環境至關重要。某些高效能 MSO 提供了先進的觸發功能，其中可以使用 MSO 的數位通道，判定類比觸發。MSO 會先查找數位碼型，然後應用類比觸發，只擷取重要的訊號變化。

為同時查看類比訊號和數位訊號，必須把 MSO 的類比通道和數位通道連接到訊號上。視 MSO 而定，這可能要求把兩隻探棒連接到訊號上，一隻類比探棒，一隻邏輯探棒。如前所述，為最大限度地減少探棒負荷對待測訊號的影響，兩隻探棒的電容必須最小化。對高速訊號，即使低電容探棒也可能會給訊號帶來明顯負荷，進而影響量測結果。

高效能 MSO 提供了一種獨特的功能，解決了這一問題，即類比複用功能。透過這一功能，設計工程師可以在類比視圖和數位視圖中，同時查看連接到任何邏輯探棒線路上的訊號。這最大限度地減少了探棒負荷，因為只連接一隻探棒，這種功能對高速訊號非常重要。

在 MSO 中，邏輯分析儀功能與示波器結合在一起，為除錯訊號完整性問題提供了強大的工具。

使用即時頻譜分析儀進行頻域分析

對於一些難以擷取的事件，比如像時脈相位突變、鎖回路 (PLL) 穩定這類頻率變化事件，要求測試儀器有很好的頻率解析度。由於頻譜分析儀比示波器提供了更好的頻率解析度，可以作為追蹤、擷取這些事件的儀器。在許多高速匯流排中都能見到為了抑制EMI而在時脈上故意增加抖動，即擴頻時脈，也可以使用頻譜分析儀精確的量測。

由於頻譜分析儀本身就是窄帶儀器，可在整個頻率範圍內調諧，因此提供了極好的動態範圍，適合量測接近噪底的低位準訊號。例如包括脈衝雜訊，跳頻切換時的故障，大振幅訊號上所耦合的微弱串音等。

為了說明探測訊號完整性問題，頻譜分析儀通常用於確定訊號頻率和振幅參數在短期和長期的時間間隔內的表現。

通用量測任務包括：

- 觀測訊號所掩蓋的雜訊
- 觀測擴頻時脈輪廓
- 尋找和分析的瞬態和動態訊號
- 擷取突發式傳輸、突波和開關瞬變
- 針對PLL穩定時間、頻率漂移和低顫噪進行特性分析
- 頻率加強時脈訊號
- 測試和診斷瞬態電磁干擾的影響
- 鑒定時變調變
- 分離軟體和硬體的相互影響

傳統的掃頻式譜分析儀 (SA) 和向量訊號分析儀 (VSA) 在頻域和調變域提供分析訊號的能力，但通常的沒有足夠的把握對動態訊號進行準確、高效的測試和測試。眾多類型的頻譜分析儀擷取瞬態事件的能力是各不相同。

上述的每個量測任務中涉及到了隨著時間變化的射頻訊號，這種類型的訊號常常難以預測。為了有效地刻畫這些訊號，工程師們需要一個能夠發現這些瞬態事件，並有效地觸發這些事件的儀器，進而才能夠在頻域、時域和碼域分析瞬態訊號的行為。

DPX技術：訊號發現技術的一種革命性工具

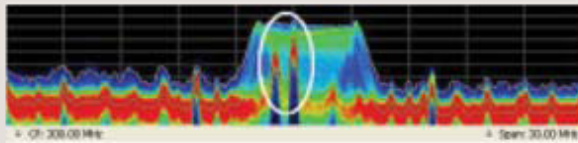


圖15：DPX頻譜顯示一個擴頻時脈和兩個點頻訊號。點頻訊號本身用紅色代表，因為其在時域出現的機率較高。擴頻時脈訊號用藍色表示，說明該訊號的頻率是隨時間在某一個頻段內變化的訊號。

Tektronix專利的數位螢光技術，或稱為DPX技術，能夠發現傳統頻譜分析儀和向量訊號分析儀無法發現的訊號的細節。RTSA的頻譜顯示使用了一種直觀的色溫方式，按照訊號出現的頻度為頻譜著色。可以透過顏色區分正常訊號和瞬態訊號。圖15是一個進行系統EMI測試時所採取的頻譜。這表明了時脈在某一頻點向外輻射出過多的能量。高達48,000頻譜擷取更新速度，只有RTSA可以發現與擴頻時脈頻率相同的干擾訊號。

即時頻譜分析儀 (RTSA) 的目的是克服SA和VSA的量測局限，以更徹底地解決瞬態和動態射頻訊號測試的挑戰。即時頻譜分析儀能夠在訊號儲存的同時，即時的完成DSP，而不是像SA和VSA在擷取後再做DSP處理。即時處理讓使用者能夠百分之百的發現和觸發瞬態事件。

一旦擷取，該資料可以透過在時域、頻域和調變域進行廣泛的分析。正是由於RTSA獨特的架構，才有可能在頻域觸發一個事件，連續擷取時間變化的射頻訊號，在所有域中進行時間相關的分析，加快疑難排解的射頻訊號完整性問題。

由於RTSA必須將時域波形轉換到頻域訊號，在選擇儀器是，有幾個重要的有關訊號處理需求必須考慮：頻率範圍、擷取頻寬、取樣速率、分析間隔期和最小事件持續時間。

分析頻寬和頻率範圍

RTSA的頻率範圍和分析頻寬是關鍵參數。務必針對所要訊號選擇正確的RTSA，並考慮如訊號的基本頻率，調變類型、擴頻寬度和PLL調諧步進等問題。

取樣速率

RTSA的類比數位轉換器 (ADC) 的取樣速率必須滿足奈奎斯特準則，至少是分析頻寬的2倍。

分析區間

當重複傅立葉變換用於探索、擷取和分析不常見的瞬態事件頻域時，分析間隔必須足夠長，才能支援所要的最窄解析度頻寬。

最短事件持續時間

最短事件持續時間最低活動的定義是在指定的準確度下以100 % 概率擷取的非重複性矩形窄脈衝的寬度。瞬態的事件可以發現，但準確性和概率可能會降低。最低活動期間將在很大程度上取決於儀的DFT運算的速率。例如，RTSA以每秒鐘48,000次的DFT變換率，在充分的準確度下，以100 % 的概率可以偵測的事件持續時間為24微秒。相比之下，掃頻式譜分析器每秒鐘50次掃描，事件持續的時間需要超過20毫秒才能100 % 的偵測。

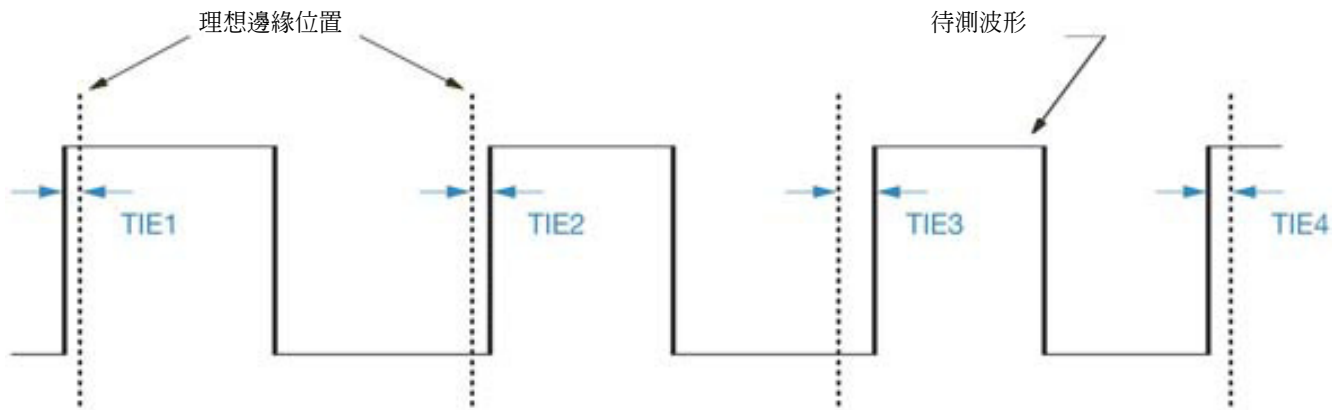


圖16：時間間隔誤差被定義為訊號實際邊緣和理想邊緣之間的差

多域分析

RTSA可以與邏輯分析儀和示波器整合在一起，允許使用者觸發頻域，擷取時間相關的頻率訊號 (RTSA)、時間訊號 (示波器) 和數位訊號 (邏輯分析儀)，深入分析訊號完整性問題。

RTSA是一種用於偵測和分析微妙的頻率事件不可或缺的工具，另外，其高動態範圍使得接近雜訊位準的訊號得以準確的量測。因為在高速串列資料匯流排設計中，常常需要鑒定時脈效能，或者擴頻時脈輪廓，所以RTSA將成為訊號完整量測工具集中一個重要組成部分。

簡化複雜的抖動量測

訊號完整性分析並不僅是在某處系統找到一個緩慢的邊緣或低訊號振幅。如前所述，時間抖動等因素對系統的穩定性起到至關重要的作用。抖動通常起源於時脈電路，但也可能由電源雜訊、串音和PLL電路產生。抖動會影響資料匯流排、位址匯流排，事實上，幾乎會影響到系統中所有的訊號。

在今天的高速設計，訊號速率升到2Gbps，同時電壓擺幅縮小，以節省電力，因此抖動會佔用位元時間間隔的很大一部分。在這種情況下，抖動成為效能極限制。理解抖動為何，以及如何定性，是成功設計可靠的高速系統的第一步。

從理論上說，抖動是訊號偏離正確位置的差異。在時序系統中，時間抖動是最明顯和直接形式是訊號變得和設計相去很遠。作為一種「時間」上的雜訊，抖動必須被視為一個隨機過程，需要用統計資料來表徵其特性。

抖動是分為兩類：確定性抖動和隨機抖動。確定性抖動是可預見其產生的具體原因。而隨機抖動符合高斯分佈，在振幅上是無界的。由於隨機抖動通常符合高斯分佈，在抖動的測試中需要使用某些統計的方法。

許多抖動量測都是以時間間隔誤差 (TIE) 為基礎。TIE是恢復時脈 (抖動時脈參考) 和實際波形之差，所顯示的圖16所示，對TIE的測試資料進行長條圖和頻譜分析，能夠得到進階的抖動分析結果，為定位待測設備中抖動的來源起到至關重要的作用。



圖17：抖動的頻譜圖

可以從頻域的角度出發，對示波器單次擷取的訊號進行抖動量測。為了最準確地擷取到抖動，示波器的時間準確度、訊號雜訊比、動態有效位元和訊號保真度是至關重要的。

當擷取完成後，分析軟體會分析記憶體中的資料，確定每個時脈邊緣的抖動。在對得到的TIE資料進行FFT分析計算其頻譜。其結果能夠在頻譜上看到訊號中的各種抖動成分，如圖17所示。最後系統的誤碼率 (BER) 也從抖動結果中估計出來。

在要求高動態範圍的時候，即時頻譜分析儀 (RTSA) 是抖動量測的正確選擇。因為RTSA擷取的是帶限訊號，噪底遠低於示波器。這使得RTSA對嵌入在雜訊中的訊號更加敏感程，能夠量測小訊號的抖動。

隨著數傳速率的提高，抖動量測的重要性慢慢的在各種高速訊號的設計中呈現出來。有幾種抖動量測的方法，每一種方法都有自己的優勢和量測工具。示波器能使用像長條圖和眼狀圖等技術來觀察抖動。與後端處理軟體套件配合，示波器還能測試像Cycle-to-Cycle抖動、分析抖動趨

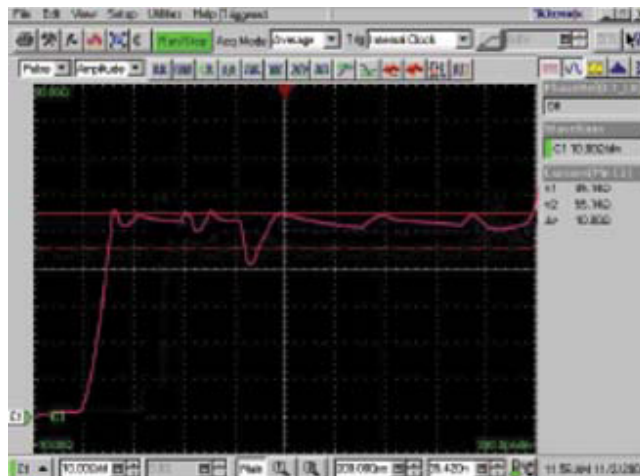


圖18：TDR 阻抗測試截圖

勢和頻譜，資料記錄和擷取最差狀況。當要求動態範圍時，即時頻譜分析儀 (RTSA) 可能是最好的解決辦法。無論何種方法，軟體工具可以簡化抖動量測的複雜程度。

使用時域反射儀進行關鍵的阻抗量測

量測阻抗和通道損耗的理想工具是時域反射儀 (TDR)。如同在時域分析訊號完整性的問題，TDR在時域分析訊號傳輸通道的特性。

時域反射儀量測從訊號邊緣佈線、電纜或連接器是所產生的發射電壓。波形將沿著佈線顯示訊號路徑阻抗的變化。圖18是TDR阻抗量測的例子。

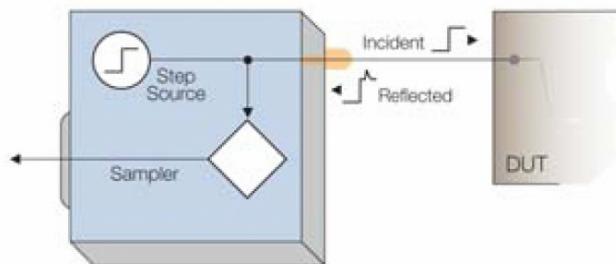


圖19：TDR 測試原理圖

TDR向待測路徑發出了一個快速邊緣脈衝，透過脈衝在實際路徑中傳輸所產生的反射電壓來計算路徑中各點的特性阻抗。圖19是一種簡化的原理圖。

TDR的量測結果是反射電壓，反射電壓的增大或減小是由阻抗增大或減小而決定，或者分別由不連續點的電感或者電容變化決定。

阻抗顯示讀取是從左至右。最左邊的波形靠近TDR源端。如圖20所示，圖片上的反射是由佈線上不同的裝置或元素引起的，有過孔、連接器等都會將入射的快速邊緣訊號反射回源端。理想的通道應該有良好的終端，而且沒有任何的訊號反射。

相同的量測工具還可以用於對通道傳輸特性的描述，如TDT（時域傳輸），反映的是路徑對訊號的傳輸能力。

準確的測試通道TDR/TDT效能的儀器，需要在四個方面考察：通道數、系統上升時間、入射階越訊號品質和差分TDR測試能力。

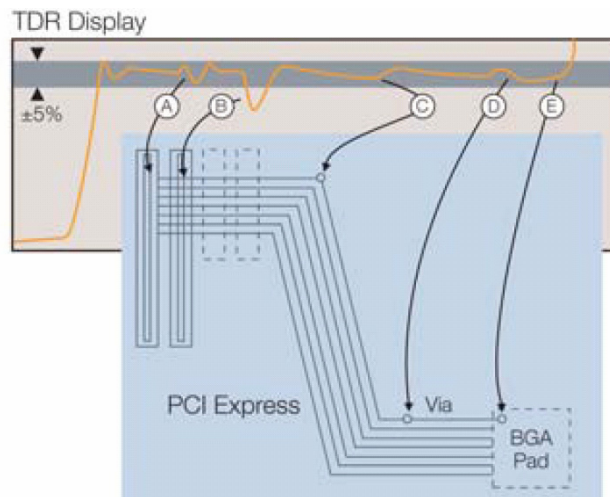


圖20：TDR測試範例。TDR能夠發現通道阻抗的變化，例如過孔和連接器會影響PCB佈線的阻抗。

通道數

一些系統的設計要求多通道TDR測試。例如，多通道差分匯流排需要量測的幾個差分對的阻抗特性。而像串音測試，需要同時連接至少兩個差分通道。因此在選擇測量系統是，通道數應該考慮進去。

上升時間

佈線上兩個不連續的點之間的間隔決定了在TDR 波形上反射位置的距離。為了區分靠的很近的阻抗不連續點，要求不連續點的距離大於入射上升時間的一般。因此，越快的上升時間具有越精確的阻抗分辨能力。

入射階越訊號品質

TDR 儀器的入射階越訊號品質是非常關鍵的，特別是在測試比較短的佈線。階越脈衝必須有很快的上升時間，準確的振幅以及不能有任何的波形偏差。

差分TDR量測

今天的許多高速串列標準利用互補的訊號進行差分傳輸。兩條「線」或PCB軌跡會同時承載訊號的鏡像。雖然其單端佈線要複雜得多，但差分傳輸更不容易受到外來的影響，像串音雜訊。

差分路徑需要差分的TDR量測儀器。TDR入射脈衝必須同時向差分對發送，並量測其反射電壓。真正的差分量測，使得DUT接受到差分訊號的激勵，正像在實際環境中那樣，獲得真實佈線阻抗情況。真正的差分TDR量測需要能夠同時發射互補的差分階越脈衝。

TDR提供了重要的阻抗不連續的資訊，可揭示潛在的訊號完整性問題。分析傳輸環境中的电路板的佈線，電纜或連接器可能追查問題根源的必要手段。

訊號產生器構建完整的測試系統

示波器、邏輯分析儀或其他的儀器用於對待測系統某種訊號的擷取和量測。在很多場合下，這些測試訊號並不能直接得到，除非在外部提供。

檢查佈線的特性阻抗或者連接器的阻抗都是很好的例子，這些測試中，一起必須提供外部訊號，然後才能擷取到所需的波形。在另外一些場合中，需要外部對待測系統進行激勵，或類比系統的輸入。

訊號產生器主要用於電子設計方面的效能、功能和壓力測試。工程師需要對新的設計進行壓力測試，以保證在正常和超常規運行環境中，新的硬體滿足設計指標的要求。這就是「邊緣測試」或「極限測試」。因此，需要訊號產生器構成完整的測試系統。

今天大多數的訊號產生器都基於數位技術，許多儀器都可以滿足類比或數位訊號的產生要求。但無論數位訊號還是類比訊號的產生，都沒有為某種特殊應用而最優化的方案。

任意波形產生器 (AWG) 和任意函數產生器 (AFG) 主要針對的是類比和數位的混合訊號產生，高速的AWG 甚至可以產生出高速的串列訊號。任意波形產生器採用數位取樣技術，能夠構建任何可以想像到的模型。例如僅用一台AWG，能夠準確的產生特定的抖動調變方式，而無需使用額外的訊號源或硬體。

數位碼型產生器同時包含了兩種。脈衝源通常是產生高速的連續脈衝訊號。碼型產生器或資料產生器，通常並行產生8位、16位元或更高位元數的訊號作為對邏輯裝置的激勵訊號。

使用訊號源產生波形的方法有很多種。不同的方法取決於待測系統輸入訊號的特性，例如增加干擾、增加抖動、注入誤碼等。典型的方法如下：

- 為激勵電路產生全新的訊號
- 重現用示波器或邏輯儀在現實環境中擷取的訊號
- 產生理想或帶壓力的訊號測試系統冗餘度

精確產生訊號的訊號產生器有幾個重要的指標：通道數、記憶體深度、取樣速率、頻寬和系列模式。

通道數

通常，AWG和AFG有一到四個輸出通道。在某些機型的AWG中，除了提供主要的類比訊號輸出外，還有豐富的同步數位訊號輸出通道。

記憶體深度

記憶體深度決定了定義波形所能夠使用的最大的樣點數。特別是對某些複雜的波形，記憶體深度是高準確度重建波形的關鍵，因為在訊號暫態和變化時需要大量的樣點來描述。

取樣速率

取樣速率是影響輸出訊號頻率的重要指標。取樣速率（每秒鐘的樣點數）代表儀器最大的採用時脈頻率。內奎斯特定理告訴我們，取樣速率必須高於待測訊號最高頻率分量兩倍以上，才能無失真的重新訊號。因此複雜的波形常常需要高取樣速率去描述訊號邊緣或暫態。

頻寬

訊號產生器的頻寬和取樣速率是獨立的指標。訊號產生器輸出的類比頻寬必須有足夠的取樣速率支持。換言之，輸出頻寬必須能夠將產生的訊號無減損輸出。

序列控制

爲了完整的對待測系統進行激勵，常需要生產很長的波形資料。其中波形重複的部分可以用序列控制器來完整迴圈或跳轉，以減少波形編輯的工作量。在儀器記憶體保存著大量的「虛擬」重複波形。波形序列控制借鑒了電腦指令，如迴圈、跳轉等。這些保存在序列控制記憶體中的指令，能夠任意控制波形資料區塊的行為。有了序列控制功能，便可以產生幾乎連續無界的波形。

訊號產生器是一個結合擷取設備的激勵來源，這兩種元素即構成了完整的量測方案。這兩種工具分別位於待測系統的輸入端和輸出端，如圖21所示。在各種各樣的配置中，訊號產生器能夠產生類比或者數位碼型、調變波形或者人爲減損的波形或者雜訊去激勵待測系統。爲了更加有效的設計、鑒定或疑難排解，需要考慮上述完整的量測方案。



圖21：許多量測系統都是由擷取設備和訊號來源設備組成。

小結

在數位系統研發工程中，訊號完整性測試是至關重要的一步。在系統中的任何的故障隔離和消除都是工程師的責任。

功能強大和高效率的量測系統是必不可少；一個具有高頻寬效能和高效率的儀器能夠準確的解決高速訊號的異常。

這些工具包括數位螢光示波器、邏輯分析儀、即時頻譜分析儀、時域反射儀、任意波形發生器和高保真度的探棒系統以及分析軟體。

一些創新的量測方案，例如高密的邏輯分析儀探棒、抖動自動化量測軟體和邏輯分析儀、示波器整合的量測方案等，說明設計者處理各式各樣的訊號完整性問題。使用這些強大的量測工具，工程師能夠快速進行疑難排解，並追溯其來源。

直到現在，無法看到的訊號完整新問題時常影響新產品的穩定性和專案開發的準確度。設計者要利用各種量測方案去應對巨大的訊號完整性挑戰。



圖22：這些工具包括數位螢光示波器、邏輯分析儀、即時頻譜分析儀、時域反射儀、任意波形產生器和高保真度的探棒系統以及分析軟體。

Tektronix 聯絡方式：

東南亞國協/大洋洲 (65) 6356 3900
奧地利 00800 2255 4835*
巴爾幹半島、以色列、南非及其他 ISE 國家 +41 52 675 3777
比利時 00800 2255 4835*
巴西 +55 (11) 37597600
加拿大 1 800 833 9200
中東歐、烏克蘭及波羅的海諸國 +41 52 675 3777
中歐與希臘 +41 52 675 3777
丹麥 +45 80 88 1401
芬蘭 +41 52 675 3777
法國 00800 2255 4835*
德國 00800 2255 4835*
香港 400 820 5835
印度 000 800 650 1835
義大利 00800 2255 4835*
日本 81 (3) 67143010
盧森堡 +41 52 675 3777
墨西哥、中/南美洲與加樂比海諸國 (52) 56 04 50 90
中東、亞洲及北非 +41 52 675 3777
荷蘭 00800 2255 4835*
挪威 800 16098
中國 400 820 5835
波蘭 +41 52 675 3777
葡萄牙 80 08 12370
南韓 001 800 8255 2835
俄羅斯及獨立國協 +7 (495) 7484900
南非 +41 52 675 3777
西班牙 00800 2255 4835*
瑞典 00800 2255 4835*
瑞士 00800 2255 4835*
台灣 886 (2) 2656 6688
英國與愛爾蘭 00800 2255 4835*
美國 1 800 833 9200
* 歐洲免付費電話，若沒接通，請撥：+41 52 675 3777
最後更新日 2011 年 2 月 10 日

若需進一步資訊。Tektronix 維護完善的一套應用指南、技術簡介和其他資源，
並不斷擴大，幫助工程師處理尖端技術。請造訪 www.tektronix.com.tw



Copyright © Tektronix, Inc. 版權所有。Tektronix 產品受到已經簽發及正在申請的美國和國外專利的保護。本文中的資訊代替以前出版的所有資料。技術規格和價格如有變更，恕不另行通知。TEKTRONIX 和 TEK 是 Tektronix, Inc 的註冊商標。本文提到的所有其他商標均為各自公司的服務標誌、商標或註冊商標。

2013 年 10 月

54T-22137-1

Tektronix 台灣分公司

太克科技股份有限公司

114 臺北市內湖堤頂大道二段 89 號 3 樓

電話：(02) 2656-6688 傳真：(02) 2799-1158

太克網站：www.tektronix.com.tw

Tektronix[®]